

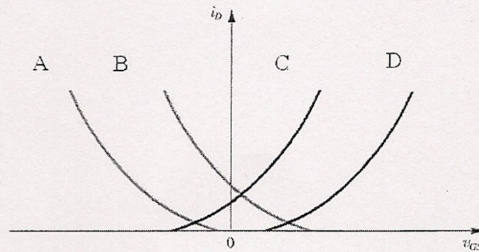
明新科技大學 99 學年度研究所考試入學招生 試題卷

系所類別	科目	節次	准考證號碼 (考生請填入)	考試日期
電子工程系碩士在職專班	應用電子學	第一節		99/5/2

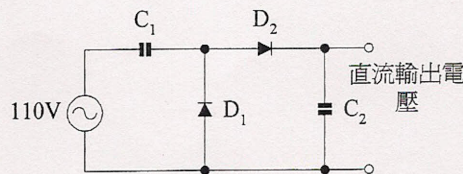
※答案須寫在答案卷內，否則不予計分。

一、單選題 (80%)

1. 下圖哪一條為 P 通道空乏型 MOS FET 的 i_D-v_{GS} 曲線 (A) A, (B) B, (C) C, (D) D。



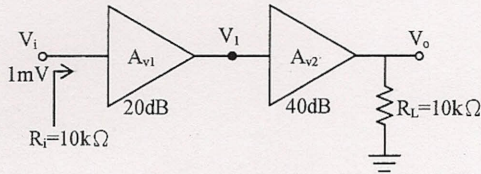
2. NMOS FET 工作在電阻區 (亦稱為三極體區) 的條件為何? (A) $V_{GS} \leq V_t, V_{GD} \leq V_t$, (B) $V_{GS} \leq V_t, V_{GD} \geq V_t$, (C) $V_{GS} \geq V_t, V_{GD} \leq V_t$, (D) $V_{GS} \geq V_t, V_{GD} \geq V_t$ 。
3. 當頻率從 1k Hz 下降到 10 Hz, 某一個放大器的增益減少 40 dB。則下降率為? (A) -20 dB/decade (B) -40 dB/decade (C) -20 dB/octave (D) -40 dB/octave。
4. 如果某個放大器所使用電晶體的 f_T 等於 75 MHz, 在頻率等於 15 MHz, 則電壓增益必須為? (A) 75 (B) 5 (C) 1 (D) 0.5。
5. 下列哪些不是負回授的優點? (A) 穩定的輸出, (B) 較高的抗雜訊能力, (C) 降低非線性效應, (D) 提升增益。
6. 下列何種狀況下放大器會不穩定? (A) 迴路增益 ≥ 1 & 相角 $\geq 180^\circ$, (B) 迴路增益 < 1 & 相角 $\geq 180^\circ$, (C) 迴路增益 ≥ 1 & 相角 $< 180^\circ$, (D) 迴路增益 < 1 & 相角 $< 180^\circ$ 。
7. 下列各種負回授組態會讓輸入與輸出阻抗都增加? (A) 串-串, (B) 串-並, (C) 並-串, (D) 並-並。
8. 下圖所示的整流電路, 如果加入 110V 的交流電壓, 在無負載的情況時, 其輸出直流電壓為下列何值? (A) 110 V, (B) 155 V, (C) 220 V, (D) 310 V。



9. 有關 BJT 之敘述, 下列何者錯誤 (A) 電晶體作為開關時, 工作於截止與飽和兩區, (B) 電晶體在飽和區時, B-E 和 B-C 兩個接面都是反偏, (C) 電晶體在作用區時, B-E 接面順偏, B-C 接面反偏, (D) 電晶體作為放大器使用時是在工作區。
10. 有一兩級串接的電壓放大器, 具各級之電壓增益如下圖所示, 下列敘述何者錯誤? (A) 第一級之輸出電壓為 10 mV, (B) 總電壓增益為 1000 倍, (C) 總功率增益為 60 dB, (D) 第二級之輸出電壓 V_o 為 1 V。

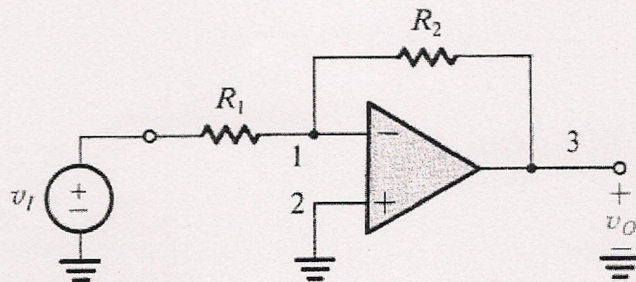
明新科技大學 99 學年度研究所考試入學招生 試題卷

系所類別	科目	節次	准考證號碼 (考生請填入)	考試日期
電子工程系碩士在職專班	應用電子學	第一節		99/5/2



- 布林代數的公理中，何者敘述較不適當 (A) $A + 0 = 0 + A$ (B) $A \cdot 1 = 1 \cdot A$ (C) $x \cdot (y + z) = (x + y) \cdot (x + z)$ (D) $x + x' = 1$
- Exclusive OR 邏輯閘，可由何種邏輯電路組合而成 (A) 傳輸閘與反相器 (B) 單獨反相器 (C) 單獨 NOR Gate (D) 單獨 NAND Gate
- 若有 1P8M CMOS 製程，則一般被動電感設計在 (A) M7~M8 之間 (B) M5~M6 之間 (C) M3~M4 之間 (D) M2~M3 之間
- 後段製程或電路設計中，如何降低 RC delay? 敘述何者不妥 (A) 導線之間距增加 (B) 使用低阻值係數之金屬 (C) 使用 high-k 介電物質 (D) 使用 low-k 介電物質
- 在二極體之特性中，何者敘述較適當? (A) 實際之二極體沒有漏電流 (B) 漏電流不隨溫度改變 (C) 有空乏區 (D) 外加反偏電壓不改變內部特性
- 以下何者非被動元件 (A) 電阻 (B) 場效電晶體 (C) 電容 (D) 電感
- 電壓之敘述，何者較不適當 (A) 電流跨越電阻產生之壓降 (B) 兩端之電位差 (C) 一般是高電位減低電位 (D) 電壓與能量無關
- 歐姆定律之敘述中，何者較適當 (A) 可以應用於所有電壓 (B) 可以應用於所有電流 (C) 所有元件皆適用 (D) 只限定於某些條件操作
- 1mW 的功率相當於 (A) 100Ω 電阻下有 1V 電壓跨過 (B) 10Ω 電阻下有 0.1V 電壓跨過 (C) 100Ω 電阻下有 0.1V 電壓跨過 (D) 100Ω 電阻下有 10mV 電壓跨過
- 電路串聯之主要功能，何者較不適當 (A) 找出元件壓降 (B) 無法求出元件功率 (C) 算出電路之總電流 (D) 提供分壓

二、請以回授的方式證明下圖在 OPA 的開迴路增益為無限大時 $v_o/v_i = (R_1+R_2)/R_1$ 。(10%)



明新科技大學 99 學年度研究所考試入學招生 試題卷

系所類別	科目	節次	准考證號碼 (考生請填入)	考試日期
電子工程系碩士在職專班	應用電子學	第一節		99/5/2

三、若一邏輯電路輸出的卡諾(Karnaugh)圖如下圖， w, x, y, z 為其輸入端，試問在此條件下，若其輸出 $F(w, x, y, z) = \sum(0, 1, 2, 4, 5, 6, 8, 9, 12, 13)$ ，其最佳的輸出 F 組合為何(即使用最少的輸入端)? (10%)

		yz			
		00	01	11	10
wx	00	1	1		1
	01	1	1		1
	11	1	1		
	10	1	1		